

STUDIUL CIRCUITELOR LOGICE

Scopul lucrării

- Înțelegerea principiilor de funcționare ale unor circuite logice combinaționale și secvențiale de bază;
- realizarea unor circuite logice combinaționale și secvențiale folosind circuite basculante bistabile și porți logice elementare.

Materiale necesare

- programul Logisim 2.7.1.

Metodologia efectuării lucrării

1. Multiplexarea

1a. Construcția unui multiplexor 2x1 folosind porți logice elementare

- Având la dispoziție tabelul de adevăr 1.1 corespunzător unui multiplexor 2x1, folosind diagramele Karnaugh sau teoremele algebrei Booleene, minimizați funcția de ieșire a multiplexorului;
- Folosind programul Logisim, construiți circuitul logic care realizează funcția cu porți logice elementare. Aplicați semnale logice pe intrările A, B și S și măsurați valoarea funcției de ieșire (OUT);
- Completați tabelul de adevăr 1.2 pe baza măsurătorilor. Comparați tabelele 1.1 și 1.2 și trageți concluzii.

Tabelul 1.1.

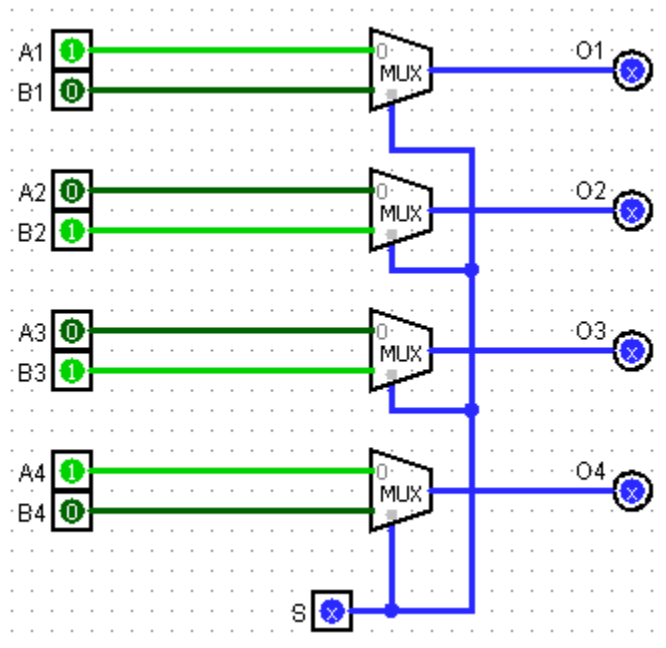
| B | A | S | OUT |
|---|---|---|-----|
| 0 | 0 | 0 | 0 |
| 0 | 1 | 0 | 1 |
| 1 | 0 | 0 | 0 |
| 1 | 1 | 0 | 1 |
| 0 | 0 | 1 | 0 |
| 0 | 1 | 1 | 0 |
| 1 | 0 | 1 | 1 |
| 1 | 1 | 1 | 1 |

Tabelul 1.2.

| B | A | S | OUT |
|---|---|---|-----|
| 0 | 0 | 0 | |
| 0 | 1 | 0 | |
| 1 | 0 | 0 | |
| 1 | 1 | 0 | |
| 0 | 0 | 1 | |
| 0 | 1 | 1 | |
| 1 | 0 | 1 | |
| 1 | 1 | 1 | |

1b. Studiul unui multiplexor 2x1 folosind programul Logisim

- Realizați circuitul din figura de mai jos;
- Se formează două informații diferite pe 4 biți (nu neapărat cele din figură);
- Aplicați, pe rând, un semnal de nivel logic 1, apoi unul de nivel logic 0 la intrarea de selecție comună pentru cele 4 multiplexoare.
- Comparați informațiile de la ieșiri cu cele de la intrări și trageți concluzii.



1c. Construcția unui multiplexor 4x1 folosind programul Logisim

- Având la dispoziție tabelul de adevăr 1.3 corespunzător unui multiplexor 4x1, minimizați funcția de ieșire a multiplexorului folosind programul Logisim;
- Construiți circuitul logic care realizează funcția multiplexorului 4x1 folosind porți logice elementare; Aplicați semnale logice pe intrările A, B, C, D, S1 și S2 și măsurați valoarea funcției de ieșire (OUT);
- Completați tabelul de adevăr 1.4 pe baza măsurătorilor. Comparați tabelele 1.3 și 1.4 și trageți concluzii.

Tabelul 1.3.

| D | C | B | A | S2 | S1 | OUT |
|---|---|---|---|----|----|-----|
| X | X | X | 1 | 0 | 0 | 1 |
| X | X | 1 | X | 0 | 1 | 1 |
| X | 1 | X | X | 1 | 0 | 1 |
| 1 | X | X | X | 1 | 1 | 1 |

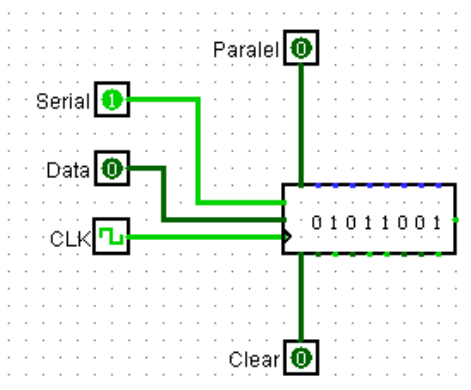
Tabelul 1.4.

| D | C | B | A | S2 | S1 | OUT |
|---|---|---|---|----|----|-----|
| X | X | X | 1 | 0 | 0 | |
| X | X | 1 | X | 0 | 1 | |
| X | 1 | X | X | 1 | 0 | |
| 1 | X | X | X | 1 | 1 | |

2. Transferul de date. Registrul de deplasare

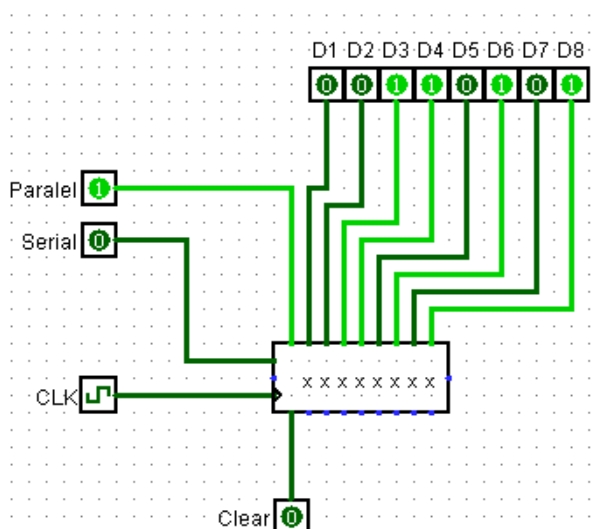
2a. Transferul serial

- Realizați circuitul din figura de mai jos;
- Pentru ca funcționarea registrului în regim serial să fie corectă, borna “Serial” trebuie să fie conectată la 1 logic, iar cea “Paralel” trebuie conectată la 0 logic;
- Se introduce bit cu bit o informație pe 8 biți în registru prin intrarea serială (de exemplu 11010011);
- După introducerea ultimului bit, se fixează la 0 logic semnalul de intrare;
- Se generează succesiv 16 semnale de tact (CLK) și se observă evoluția informației;
- Notați și comentați cele observate.



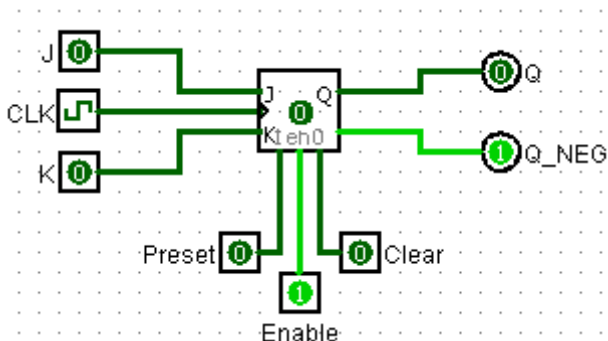
2b. Transferul paralel

- Realizați circuitul din figura de mai jos care conține un registru de deplasare conectat astfel încât în el să fie introdusă o informație pe 8 biți în cel mai scurt timp (simultan).
- Pentru ca funcționarea registrului în regim paralel să fie corectă, borna “Serial” trebuie să fie conectată la 0 logic, iar cea “Paralel” trebuie conectată la 1 logic;
- Se generează un singur semnal de tact și se observă stările ieșirilor registrului;
- Notați și comentați cele observate.



3. Circuitul basculant bistabil (CBB) JK

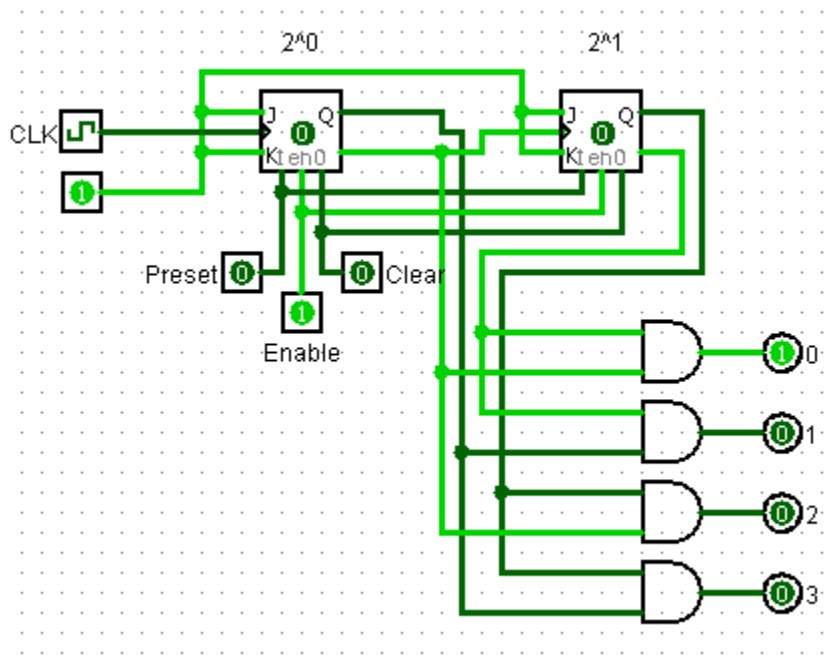
- Realizați circuitul din figura de mai jos;
- Aplicați semnale logice pe intrările J, K, respectiv CLK și măsurați semnalele de la ieșirile Q, respectiv \bar{Q} ;
- Completați tabelul de adevăr și trageți concluzii pe baza observațiilor făcute.



| CLK | J | K | Q_{n-1} | Q_n | Q_n_NEG |
|-----|---|---|-----------|-------|------------|
| | 0 | 0 | 0 | | |
| | 0 | 1 | 0 | | |
| | 1 | 0 | 0 | | |
| | 1 | 1 | 0 | | |
| | 0 | 0 | 1 | | |
| | 0 | 1 | 1 | | |
| | 1 | 0 | 1 | | |
| | 1 | 1 | 1 | | |

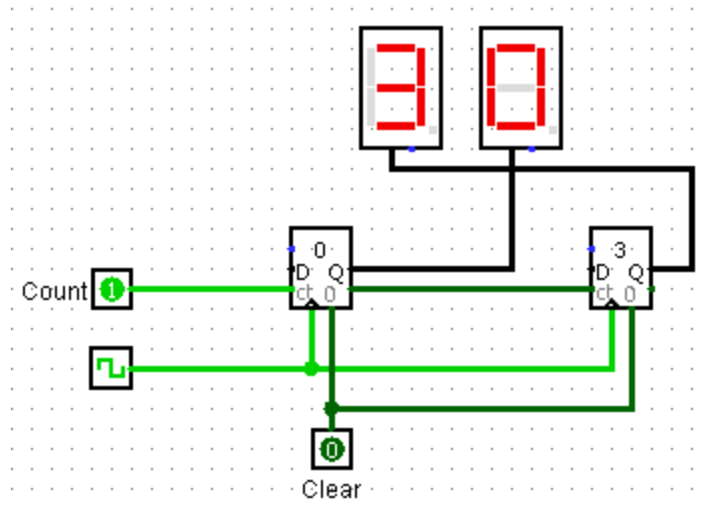
4. Numărătorul asincron. Decodarea informației

- Pentru simplitate, folosind doar două CBB-JK și patru porți ȘI se construiește un numărător binar pe doi biți, precum și circuitul de decodare a informației binare. Acesta din urmă este succedat de un buffer de ieșire cu patru leduri pentru a observa mai ușor stările logice de la ieșirea circuitului de decodare;
- Se conectează ieșirea generatorului de semnal periodic (CLK, 1 Hz) la intrarea de tact a primului CBB;
- Se observă evoluția în timp a stărilor logice de la ieșirile număratorului și de la cele ale decodatorului și se face corelarea dintre ele. Dacă doriți puteți genera manual impulsurile de intrare și observarea se poate face mai ușor;
- Notați observațiile făcute și trageți concluzii.
- Conectați ieșirea Q a primului bistabil la intrarea CLK a celui de-al doilea. Ce observați?



5. Conectarea în cascadă a numărătoarelor

- Se conectează în cascadă (serie) două numărătoare pe 4 biți, conectând ieșirea "carry" a primului numărător la intrarea "count" a celui de-al doilea;
- Ieșirile fiecărui numărător sunt conectate la intrările corespunzătoare ale câte unui display cu 7 segmente pentru a observa mai bine succesiunea de numărare și corespondența dintre reprezentările binară și respectiv zecimală;
- Se conectează ieșirea de 1 Hz a generatorului de semnal periodic la intrarea de numărare a primului numărător. Se observă evoluția în timp a stărilor ieșirilor celor două numărătoare și se concluzionează.



Temă bonus (facultativă): pentru cele două numărătoare din secțiunea 5, realizați un circuit cu porți logice care să limiteze valoarea maximă a fiecărui numărător la 9. Folosiți-vă de intrările "Clear" ale numărătoarelor.